

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 7 - 1 0 6 8 9 3

(43) 公開日 平成7年(1995)4月21日

(51) Int. Cl. <sup>8</sup>

H 0 3 H 3/04

識別記号

庁内整理番号

F I

技術表示箇所

B 7719-5 J

審査請求 未請求 請求項の数 1

F D

(全 5 頁)

(21) 出願番号 特願平5-277439

(22) 出願日 平成5年(1993)10月7日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 山本 裕之

京都府長岡京市天神2丁目26番10号 株式

会社村田製作所内

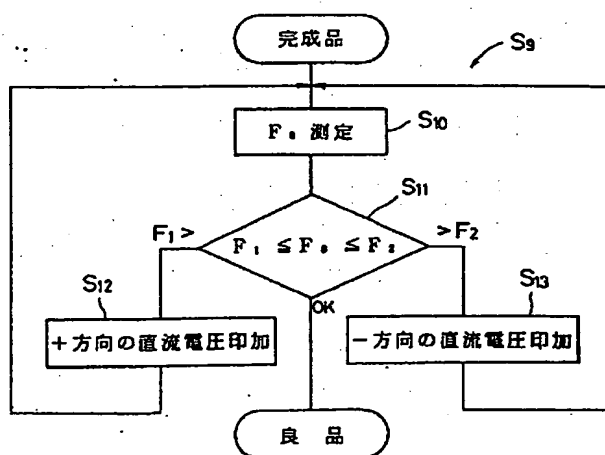
(74) 代理人 弁理士 筒井 秀隆

(54) 【発明の名称】 圧電共振子の周波数調整方法

(57) 【要約】

【目的】 完成品における周波数のバラツキを少なくし、不良率を大幅に低減できる圧電共振子の周波数調整方法を提供すること。

【構成】 端子が接続され、かつ外装が形成された完成品における周波数を測定し、選別を行う。選別により不良品とされた完成品に対し、外部接続用端子に直流電圧を印加することにより、二次分極処理を行う。これにより、全ての完成品の周波数を所定範囲内に制御でき、不良品を解消することが可能となる。



## 【特許請求の範囲】

【請求項1】 マザー基板に一次分極処理を行う工程と、マザー基板に複数の個別電極を形成する工程と、マザー基板を各個別電極ごとに分離カットする工程と、分離カットされた素子に外部接続用端子を接続し、かつ外装を形成する工程とを含む圧電共振子の製造方法において、

上記外装が形成された各素子の周波数を測定する工程と、

各素子とその周波数と所定範囲との比較により選別する工程と、

所定範囲外として選別された素子の外部接続用端子に直流電圧を印加することにより、その周波数が上記所定範囲内に入るように二次分極処理を行う工程と、を備えることを特徴とする圧電共振子の周波数調整方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は圧電共振子の周波数調整方法、特に厚み縦振動モードの圧電共振子の分極度を調整する方法に関するものである。

## 【0002】

【従来の技術】 従来、厚み縦振動モードを利用した圧電共振子は次のような工程で製造される。まずマザー基板のほぼ全面に電極を形成し、これに予め決められた電界をかけることにより、分極処理を行う。その後、電極をエッチングして個別電極を形成し、マザー基板の中の1個の個別電極について周波数を測定する。そして、その周波数に応じて電極上に周波数調整インクを塗布することにより、マザー基板における周波数調整を行う。その後、マザー基板を個別の素子に分離カットし、これに端子を取り付けた後、ディップコーティング等の外装を施すことにより、完成品とする。その後、個々の完成品の周波数を測定し、その中から所定周波数範囲内のものを良品として選別している。

## 【0003】

【発明が解決しようとする課題】 上記のような製造方法の場合、マザー基板の段階で周波数測定と周波数調整とを行っているが、その周波数測定は作業上マザー基板の中の1点または数点に限られる。ところが、マザー基板の中央部と周辺部とでは基板の厚みが異なるため、完成品となった段階では周波数のバラツキが大きくなり、不良率が増大してしまうという欠点がある。また、マザー基板と完成品との周波数の相関関係が一定しないので、マザー基板の段階で良品であったとしても、完成品の段階でも良品であるとは限らない。周波数不良の完成品は廃棄されるので、無駄が多い。そこで、本発明の目的は、完成品における周波数のバラツキを少なくし、不良率を大幅に低減できる圧電共振子の周波数調整方法を提供することにある。

## 【0004】

【課題を解決するための手段】 上記目的を達成するため、本発明は、外装が形成された各素子の周波数を測定する工程と、各素子とその周波数と所定範囲との比較により選別する工程と、所定範囲外として選別された素子の外部接続用端子に直流電圧を印加することにより、その周波数が上記所定範囲内に入るように二次分極処理を行う工程と、を備えるものである。

## 【0005】

【作用】 端子が接続され、かつ外装が形成された完成品における周波数を測定し、選別を行う。選別により不良品とされた完成品に対し、外部接続用端子に直流電圧を印加することにより、二次分極処理を行う。例えば、完成品の周波数が所定範囲より低い場合には、+方向の直流電圧を印加することにより周波数を高く調整し、逆に所定範囲より高い場合には、-方向の直流電圧を印加することにより周波数を低く調整する。これにより、全ての完成品の周波数を所定範囲内に制御でき、不良品を解消することが可能となる。

【0006】 本発明方法によれば、マザー基板における周波数が目標周波数より高くなっても完成品の段階で補正できるので、マザー基板の一次分極処理を予め目標周波数より低目となるように行う必要がなく、一次分極処理が行いやすくなる。また、従来行われていたマザー基板への周波数調整インクの塗布による周波数調整を省略することも可能である。

## 【0007】

【実施例】 本発明における圧電共振子の製造方法を図1に従って説明する。まず、分極処理の施されていない長方形の圧電セラミック基板よりなるマザー基板1（図2参照）の表裏面に全面電極2、2を蒸着などの手法で形成する（工程S<sub>1</sub>）。そして、全面電極2、2間に直流電圧を印加することにより、マザー基板1にその厚み方向Pの一次分極を行う（工程S<sub>2</sub>）。

【0008】 分極処理が終了したマザー基板1の表裏面には、個別電極パターンに対応するレジストマスクを印刷し、エッチングする（工程S<sub>3</sub>）。これにより、図3のように振動電極3aを有する複数の個別電極3が形成される。なお、個別電極3の形成方法としては、上記のように全面電極2の一部を利用して個別電極3を形成する方法のほか、全面電極2をすべてエッチング等にて除去した後、新たに個別電極3を形成してもよい。

【0009】 個別電極3を形成した後、マザー基板1上のいずれか1個の個別電極3間の中心周波数F<sub>0</sub>を測定し、選別を行う（工程S<sub>4</sub>）。なお、個別電極3はその周波数F<sub>0</sub>が目標周波数範囲より低めになるように予め設定されている。選別の後、図4のように目標周波数範囲との差に応じて周波数調整用インク4を振動電極3a上に塗布し、周波数調整を行う（工程S<sub>5</sub>）。周波数調整の後、マザー基板1を第4図破線で示すように各個別電極3ごとに分離カットし（工程S<sub>6</sub>）、図5のような

素子Aを得る。

【0010】図5において、素子Aは圧電セラミック基板1aの表裏面に一対の電極3、3を形成してなり、両電極3、3の円形の振動電極3a、3aが圧電セラミック基板1aを間にして対向している。また、電極3、3の端子電極3b、3bは圧電セラミック基板1aの表裏面の対称な両側端部に形成され、振動電極3aと端子電極3bとは細い引出電極3cを介して導通している。両電極3、3間に電圧が印加されると、圧電セラミック基板1aには矢印P方向の分極処理が施されているので、振動電極3a、3aで挟まれた圧電セラミック基板1aの部分にエネルギー閉じ込め型厚み縦振動が励振される。

【0011】上記素子Aの端子電極3b、3bに対してリード端子5、5を半田付けし（工程S<sub>7</sub>）、さらに素子Aの周囲にディップコーティングにより外装樹脂層6を形成し（工程S<sub>8</sub>）、図6のような完成品Bを得る。なお、外装樹脂層6を形成する際、振動電極3a上には振動空間となる空洞7が公知の方法で形成される。その後、図7に示す完成品Bの周波数選別・コントロールを行う（工程S<sub>9</sub>）。

【0012】図7において、完成品Bの周波数F<sub>0</sub>を測定する（工程S<sub>10</sub>）。この測定は、測定装置の測定端子を完成品Bのリード端子5、5に接触させて行う。次いで、測定した周波数F<sub>0</sub>が目標周波数F<sub>1</sub>～F<sub>2</sub>の範囲内にあるか否かを選別する（工程S<sub>11</sub>）。F<sub>1</sub> ≤ F<sub>0</sub> ≤ F<sub>2</sub>であれば、良品として後述する二次分極を行わない。F<sub>1</sub> > F<sub>0</sub>であれば、周波数F<sub>0</sub>が低過ぎるので、+方向の一定の直流電圧をリード端子5、5間に印加し、周波数を高める方向に二次分極を行う（工程S<sub>12</sub>）。一方、F<sub>0</sub> > F<sub>2</sub>であれば、周波数が高過ぎるので、-方向の一定の直流電圧をリード端子5、5間に印加し、周波数を低める方向に二次分極を行う（工程S<sub>13</sub>）。上記のように二次分極を行った後、再度周波数F<sub>0</sub>の測定（工程S<sub>10</sub>）と選別（工程S<sub>11</sub>）を行い、目標周波数F<sub>1</sub>～F<sub>2</sub>の範囲内に入るまで繰り返し二次分極を行う。このようにして、初期の完成品Bの段階で図8（a）のような周波数分布であったものを、図8（b）のような周波数分布に調整でき、殆ど不良品を発生させずに済む。

【0013】なお、上記実施例では二次分極の際、+方向または-方向の一定の直流電圧を繰り返し印加するよ

うにしたが、これに代えて、周波数F<sub>0</sub>と目標値（F<sub>1</sub>またはF<sub>2</sub>）との差に応じた直流電圧を印加するようにしてもよい。これであれば、1回の二次分極で済む。また、上記実施例ではマザー基板の段階で周波数調整用インク4を塗布して周波数調整を行うようにしたが、この工程を省略してもよい。本発明は、実施例のようなリード端子付き圧電共振子に限らず、共振子素子をケース内に收容したチップ型圧電共振子にも適用できる。この場合、外部接続用端子としては、ケースの外面に形成された外部電極あるいは金属キャップであってもよい。

【0014】

【発明の効果】以上の説明で明らかなように、本発明によれば、周波数選別で不良品とされた完成品に対し、外部接続用端子に直流電圧を印加することにより二次分極処理を行うようにしたので、マザー基板の中央部と周辺部との厚みの違いや、マザー基板と完成品との周波数の相関関係による周波数バラツキの影響を受けず、全ての完成品の周波数を所定範囲内に制御できる。そのため、不良品を解消することが可能となる。

【図面の簡単な説明】

【図1】本発明にかかる圧電共振子の全製造方法のフロー図である。

【図2】マザー基板に全面電極を形成した状態の斜視図である。

【図3】マザー基板に個別電極を形成した状態の斜視図である。

【図4】マザー基板に周波数調整用インクを塗布した状態の斜視図である。

【図5】個別の素子にカットした状態の斜視図である。

【図6】完成品の断面図である。

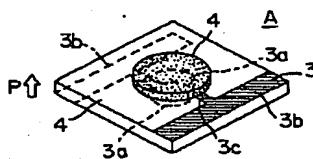
【図7】完成品の選別、周波数調整の方法を示すフロー図である。

【図8】完成品の周波数調整前と後の周波数分布図である。

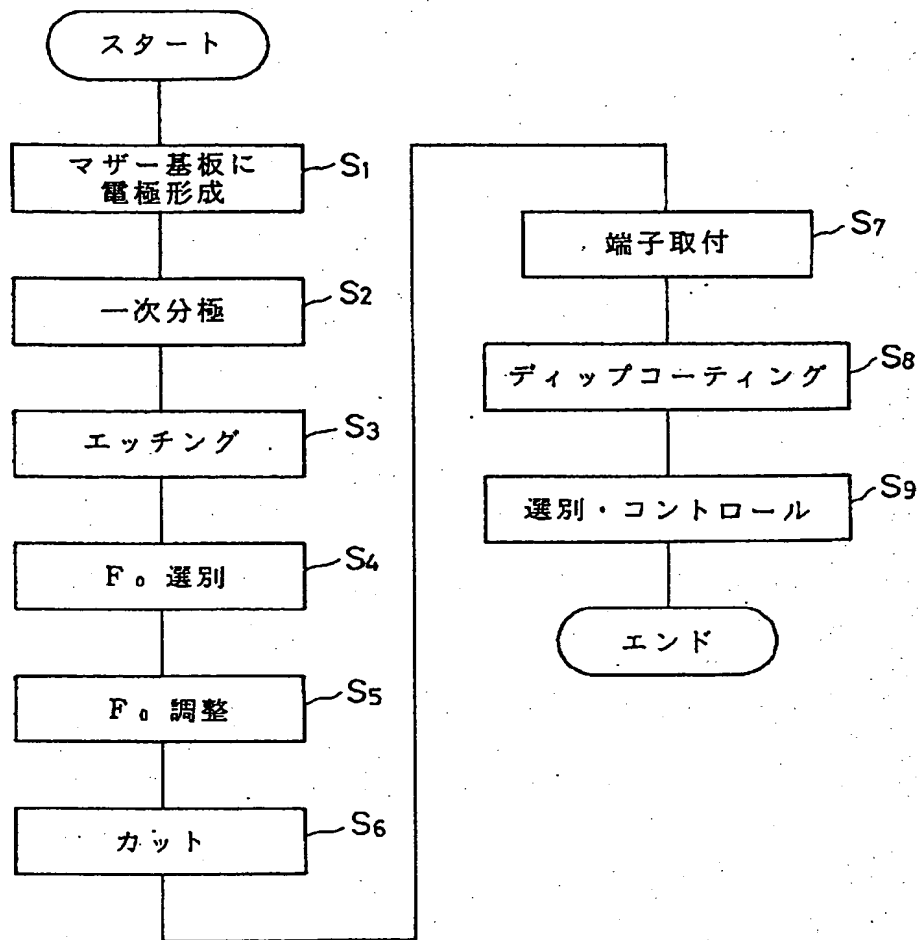
【符号の説明】

- |    |           |
|----|-----------|
| 1  | マザー基板     |
| 2  | 全面電極      |
| 3  | 個別電極      |
| 3a | 振動電極      |
| 4  | 周波数調整用インク |
| 5  | リード端子     |
| 6  | 外装樹脂      |

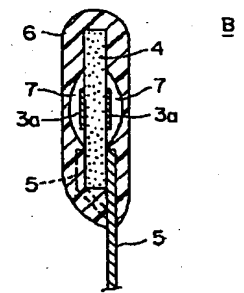
【図5】



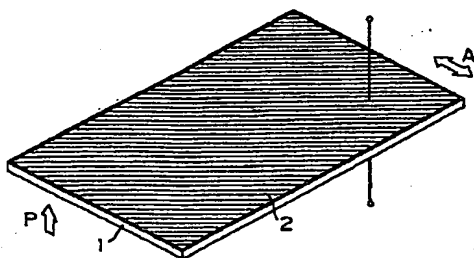
【図1】



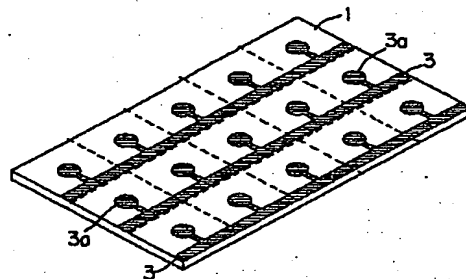
【図6】



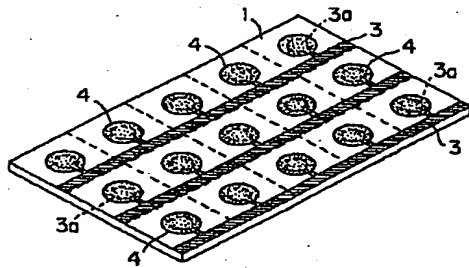
【図2】



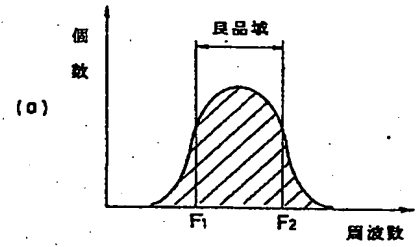
【図3】



【図4】



【図8】



【図7】

